

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 59-048970

(43)Date of publication of application : 21.03.1984

(51)Int.Cl.

H01L 43/10
H01L 43/06

(21)Application number : 57-159190

(71)Applicant : PIONEER ELECTRONIC CORP

(22)Date of filing : 13.09.1982

(72)Inventor : SUZUKI SHINICHI

KONUMA MASANORI

MOCHIZUKI MASAMI

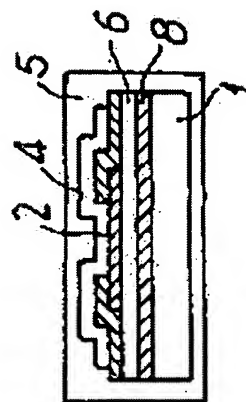
SUEMITSU HISASHI

(54) MAGNETOELECTRIC CONVERSION ELEMENT

(57)Abstract:

PURPOSE: To markedly improve the product sensitivity and the magnetic flux density sensitivity of the titled element by a method wherein $\text{In}_{1-x}\text{Ga}_x\text{Sb}$ ($0 < x < 0.4$) is thinly provided on a magnetic or non-magnetic substrate directly or through the intermediary of a metal or semiconductor oxide film.

CONSTITUTION: An SiO_2 film 6 and an Al_2O_3 film 8 are superposed on an Si substrate 1, and a thin film 2 of $\text{In}_{1-x}\text{Ga}_x\text{Sb}$ ($0 < x < 0.4$) is superposed on the above. Besides, an Al electrode is provided, it is protected by an Al_2O_3 film 4, and a resin sealing 5 is performed. The variable (x) indicates the mol% of GaSb, a Hall constant and mobility are increased or decreased inversely with each other for the (x). The suitable upper limit is 0.4 for the magnetoelectric conversion element, and $0 < x \leq 0.2$ is suitable for the Hall element. Besides, an InGaSb film 2 of good quality can be obtained by interposing the Al_2O_3 film, and the SiO_2 film may be omitted. As for the substrate, either of a magnetic and nonmagnetic ones can be used. According to this constitution, both the Hall constant and the mobility of the device can be made larger than the conventional type wherein InGaSb is grown directly on the substrate, thereby enabling to improve the product sensitivity, magnetic flux density sensitivity and



linearity of the device.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑨ 日本国特許庁 (JP)
 ⑩ 公開特許公報 (A)

⑪ 特許出願公開
 昭59-48970

⑫ Int. Cl.³
 H 01 L 43/10
 43/06

識別記号 庁内整理番号
 6370-5 F
 6370-5 F

⑬ 公開 昭和59年(1984)3月21日

発明の数 1
 審査請求 未請求

(全 4 頁)

⑭ 磁電変換素子

⑮ 特 願 昭57-159190
 ⑯ 出 願 昭57(1982)9月13日
 ⑰ 発 明 者 鈴木進一
 甲府市大里町465番地パイオニア株式会社半導体研究所内
 ⑱ 発 明 者 小沼正憲
 埼玉県入間郡鶴ヶ島町富士見6-1-1 パイオニア精密株式会社

社内

⑲ 発 明 者 望月正実
 甲府市大里町465番地パイオニア株式会社半導体研究所内
 ⑳ 発 明 者 末光尚志
 甲府市大里町465番地パイオニア株式会社半導体研究所内
 ㉑ 出 願 人 パイオニア株式会社
 東京都目黒区目黒1丁目4番1号

明 細 書

1. 発明の名称

磁電変換素子

2. 特許請求の範囲

磁性材料または非磁性材料の基板上に直接、或いは金属や半導体の酸化膜を介し、 $In_{1-x}Ga_xSb$ (ただし $0 < x < 0.4$) の半導体薄膜を結晶成長したことを特徴とする磁電変換素子。

3. 発明の詳細な説明

本発明は、ホール素子や磁気抵抗素子等の磁電変換素子に関し、特に結晶成長した半導体薄膜により形成した磁電変換素子に関する。

この種の磁電変換素子として用いられる半導体薄膜には $InSb$ (インジウム・アンチモン)、 $InAs$ (インジウム・砒素)、 $GaSb$ (ガリウム・砒素) を用いており、真空蒸着法、CVD 法等により製造されている。

第1図はセラミック基板を用い、真空蒸着法によつて得られたホール素子の断面図を示している。図において、1はセラミック基板であり、

基板1上に $InSb$ により成る半導体薄膜2を真空蒸着法によつて形成されている。そして半導体薄膜2上の一隅及び基板1上に Al 電極膜3を蒸着法によつて形成し、更に電極膜3が形成されていない露出した半導体薄膜2の表面を保護するために Al_2O_3 の保護膜4を当該露出面上に形成する。保護膜3はこの表面から延長して電極膜3上の一隅にも形成される。最後に全体をモールド樹脂5によりプラスチック成形し、図に示すホール素子を得る。

また、第2図はフェライト基板を用いたホール素子の断面図を示し、フェライト基板1上の金属に Al_2O_3 による酸化膜6を堆積させ、酸化膜6上の一隅に $InSb$ の半導体薄膜2を真空蒸着法によつて結晶させ、以下第1図と同様に Al 電極膜3、 Al_2O_3 の保護膜4を順次形成し、電極膜3が形成されていない半導体薄膜2の露出中心部上にある保護膜4上に集束電7を形成し、全体をモールド樹脂8によりプラスチック成形したものである。

① 日本国特許庁 (JP)

① 特許出願公開

② 公開特許公報 (A)

昭59—48970

⑤ Int. Cl.³
H 01 L 43/10
43/06

識別記号

庁内整理番号
6370—5 F
6370—5 F

④ 公開 昭和59年(1984)3月21日

発明の数 1
審査請求 未請求

(全 4 頁)

④ 磁電変換素子

① 特 願 昭57—159190

② 出 願 昭57(1982)9月13日

③ 発 明 者 鈴木進一

甲府市大里町465番地パイオニ
ア株式会社半導体研究所内

④ 発 明 者 小沼正憲

埼玉県入間郡鶴ヶ島町富士見6
—1—1 パイオニア精密株式会

社内

⑤ 発 明 者 望月正実

甲府市大里町465番地パイオニ
ア株式会社半導体研究所内

⑥ 発 明 者 末光尚志

甲府市大里町465番地パイオニ
ア株式会社半導体研究所内

⑦ 出 願 人 パイオニア株式会社

東京都目黒区目黒1丁目4番1
号

明 細 書

1. 発明の名称

磁電変換素子

2. 特許請求の範囲

磁性材料または非磁性材料の基板上に直接、
或いは金属や半導体の酸化膜を介し、 $\text{In}_{1-x}\text{Ga}_x\text{Sb}$ (ただし $0 < x < 0.4$) の半導体薄膜
を結晶成長したことを特徴とする磁電変換素子。

3. 発明の詳細な説明

本発明は、ホール素子や磁気抵抗素子等の磁
電変換素子に関し、特に結晶成長した半導体薄
膜により形成した磁電変換素子に関する。

この種の磁電変換素子として用いられる半導
体薄膜には InSb (インジウム・アンチモン)、
 InAs (インジウムび素)、 GaAs (ガリウム
び素) を用いており、真空蒸着法、CVD 法等
により製造されている。

第1図はセラミック基板を用い、真空蒸着法
によつて得られたホール素子の断面図を示して
いる。図において、1はセラミック基板であり、

基板1上に InSb により成る半導体薄膜2を真
空蒸着法によつて形成されている。そして半導
体薄膜2上の一部及び基板1上に Al 電極膜3
を蒸着によつて形成し、更に電極膜3が形成さ
れていない露出した半導体薄膜2の表面を保護
するために Al_2O_3 の保護膜4を当該表面上に形
成する。保護膜3はこの表面から延長して電極
膜3上の一部にも形成される。最後に全体をモ
ールド樹脂5によりプラスチック成形し、図に
示すホール素子を得る。

また、第2図はフェライト基板を用いたホー
ル素子の断面図を示し、フェライト基板1上の
全面に Al_2O_3 による酸化膜6を堆積させ、酸
化膜6上の一部に InSb の半導体薄膜2を真空
蒸着法によつて結晶させ、以下第1図と同様に
 Al 電極膜3、 Al_2O_3 の保護膜4を順次形成
し、電極膜3が載置されていない半導体薄膜2
の略中心部上にある保護膜4上に集束器7を固
着し、全体をモールド樹脂5によりプラスチック
成形したものである。

ここで第1図に示したセラミック基板1を用いたホール素子はInSb半導体薄膜の成長面を一担面研磨し、CVD法や真空蒸着法等により、半導体薄膜を結晶成長させ、その後、フォトリソエッチングにより感磁部パターンを形成するか、結晶成長時にマスク蒸着して感磁部パターンを形成している。また、電極膜3や保護膜4も同様にフォトリソエッチング及びマスク蒸着によりパターン形成し、一素子ごとに基板を切断し、分離して組立てを行なう。

一方、第2図に示すフェライト基板1を用いたときは、セラミック基板と製造方法はほとんど変わらないが、フェライト基板1上に半導体薄膜2の結晶成長を促進するために Al_2O_3 による酸化膜6を形成し、更に感度を上げるために集束器7を保護膜4を介して半導体薄膜上に固着している。

かかる磁電変換素子の半導体薄膜に要求される特性として高い移動度と大きいホール定数を合わせ持つことが必要であり、例えばホール素子では積感度を高くするため、ホール定数を大

きくしなければならず、同時に移動度も高めれば最大磁束密度感度、ホール出力、変換効率がいずれも大きくなる。また、磁気抵抗素子では抵抗変化率を大きくするために移動度の高いことが条件であるが、同時にホール定数が高いと素子の2乗感度や直線感度を大きくすることができる。

一般に、この半導体薄膜の材料としては、InSbやGaAsを使用しているが、InSbでは厚さ 1.4μ で基板にシリコンを用いたときホール定数は $200\sim 250\text{ cm}^2/\text{c}$ 、移動度は約 $20000\text{ cm}^2/\text{Vsec}$ となり、移動度は非常に大きいもののホール定数が低い。また、GaAsでは上記と同じ条件でホール定数は $3000\text{ cm}^2/\text{c}$ 、移動度は約 $4000\text{ cm}^2/\text{Vsec}$ となり、ホール定数は大きいものの移動度が小さい。従つて、要求される各特性の全てを満足する素子を得ることができなかつた。

本発明は叙上の点に鑑み成されたものであり、半導体薄膜として $In_{1-x}Ga^xSb$ ($0 < x < 0.4$)

を用いることにより、高移動度、高ホール定数を得、積感度や磁束密度感度が大幅に向上した磁電変換素子を提供するものである。

以下、本発明を図面とともに説明する。

第3図は本発明の実施例を示す図であり、シリコン基板1の表面全体に SiO_2 の半導体酸化膜8をRFスパッタリング、熱酸化、CVD法等により堆積させ、更にこの半導体酸化膜8上に Al_2O_3 による金属酸化膜6をRFスパッタリング、CVD法等により堆積させる。そして、この金属酸化膜6の表面に $In_{1-x}Ga^xSb$ (ただし $0 < x < 0.4$)の半導体薄膜2を蒸着法、CVD法等により結晶成長させる。

更に、半導体薄膜2の一部及び Al_2O_3 膜6上にアルミ電極膜3を蒸着により形成し、電極膜3が形成されていない露出した半導体薄膜2の表面を保護するために Al_2O_3 の保護膜4を堆積させ、全体をモールド樹脂5でプラスチックモールドする。

ここで半導体薄膜として用いた $In_{1-x}Ga^xSb$

(インジウム・ガリウム・アンチモン)の変数 x は、GaSbのmol%を示し、例えば $x=0.2$ であれば、GaSb=20mol%を示す。また x に対するホール定数と移動度は互いに逆の増減を示し、 $x \rightarrow$ 増大に対してホール定数 \rightarrow 増大、移動度 \rightarrow 減少の関係となり $x \rightarrow$ 減少はそれぞれ、減少、増大となる。

磁電変換素子として使用できる x の上限は、0.4 (GaSb 40mol%)が適当である。更にホール素子として使用するには、 $0 < x \leq 0.2$ が好適であり、下記に第3図の構造によるホール素子において x の値に対するホール定数と移動度のデータを示す。

シリコン基板1	厚さ	400 μ
SiO_2 膜6	"	6000 \AA
Al_2O_3 膜6	"	3000 \AA
$In_{1-x}Ga^xSb$ 膜2	"	1.4 μ
Al_2O_3 保護膜5	"	3000 \AA

x *(GaSbmol%)	ホール定数 (cm^2/c)	移動度 (cm^2/Vsec)
0.15	565	16000
0.19	700	10000

なお、上記の実施例において、Si基板1上の SiO_2 膜8は、その上の Al_2O_3 膜6上に均一な $\text{In}_{1-x}\text{Ga}_x\text{Sb}$ 膜2を形成させるために形成したものであり、また Al_2O_3 膜6は良質な $\text{In}_{1-x}\text{Ga}_x\text{Sb}$ 膜2を形成させるために形成したものであるが、 Al_2O_3 膜を直接Si基板1上に若干厚く形成してもよい。また、第1図に示すセラミック基板を用いてこの上に直接、或いは Al_2O_3 膜を介して $\text{In}_{1-x}\text{Ga}_x\text{Sb}$ 膜を形成してもよく、第2図に示すようにフェライト基板を用いて Al_2O_3 膜上に形成してもよい。更に第3図の構造において保護膜4上に集束器を固着してもよい。

第4図及び第5図はそれぞれ上記 $x = 0.15$ のときの実施例のホール素子と、第2図に示すフェライト基板及びシリコン基板を用いたとき

して $\text{In}_{1-x}\text{Ga}_x\text{Sb}$ を用い、これを基板上に結晶成長させた従来の磁電変換素子と比較して、ホール定数及び移動度とも大きな値が得られ、積感度、磁束密度感度、直線性等が向上した。

4. 図面の簡単な説明

第1図、第2図は従来の磁電変換素子（ホール素子）を示す図、第3図は本発明による磁電変換素子の実施例を示す図、第4図は本発明による素子と従来の素子とを比較した磁束密度対ホール出力電圧特性図、第5図は本発明による素子と従来の素子とを比較した入力電流対ホール出力電圧特性図である。

- | | |
|-------------|--------------------------------|
| 1 …… 基板 | 2 …… 半導体薄膜 |
| 3 …… 電極膜 | 4 …… 保護膜 |
| 5 …… モールド樹脂 | 6 …… Al_2O_3 膜 |
| 7 …… 集束器 | 8 …… SiO_2 膜 |

の InSb 膜の厚さを 1.4μ でのホール素子と比較した磁束密度対ホール電圧特性及び入力電流対ホール電圧特性を示す。

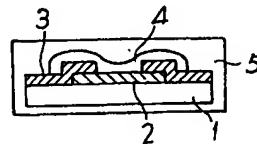
第4図で明らかとなり、本発明による $\text{In}_{1-x}\text{Ga}_x\text{Sb}$ 膜によるホール素子は、感度、直線性ともに他の素子と比較して大幅に向上しており、特に直線性については10 KGauss程度の磁束密度まで良好な線系性をもっている。

また、第5図からも本発明による素子は良好な特性を示し、特にSi基板を用いた InSb 膜のホール素子と比較して約2.5倍に感度が向上しており、またフェライト基板を用いた InSb 膜のホール素子と比較して直線性も大幅に向上している。

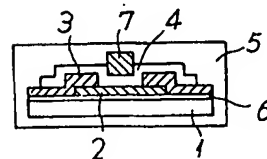
上述の説明において、基板をシリコン、フェライト、セラミックの実施例を述べたが、ガラス、アルミ板、鉄板等の他の非磁性体或いは磁性体を用いてもよい。また、ホール素子に限らず磁気抵抗素子に適用できる。

以上のとおり、本発明によれば半導体薄膜と

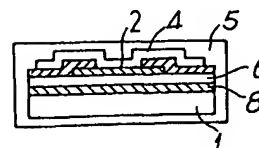
第1図



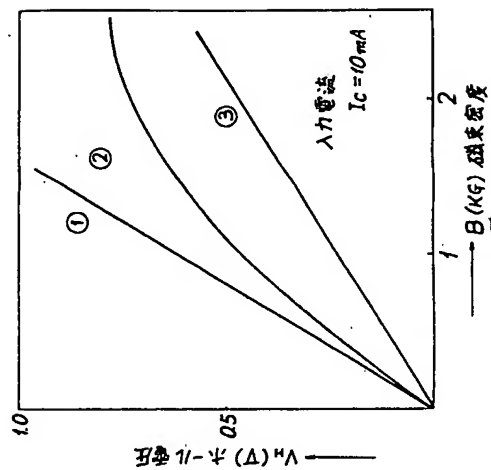
第2図



第3図



第4図



第5図

